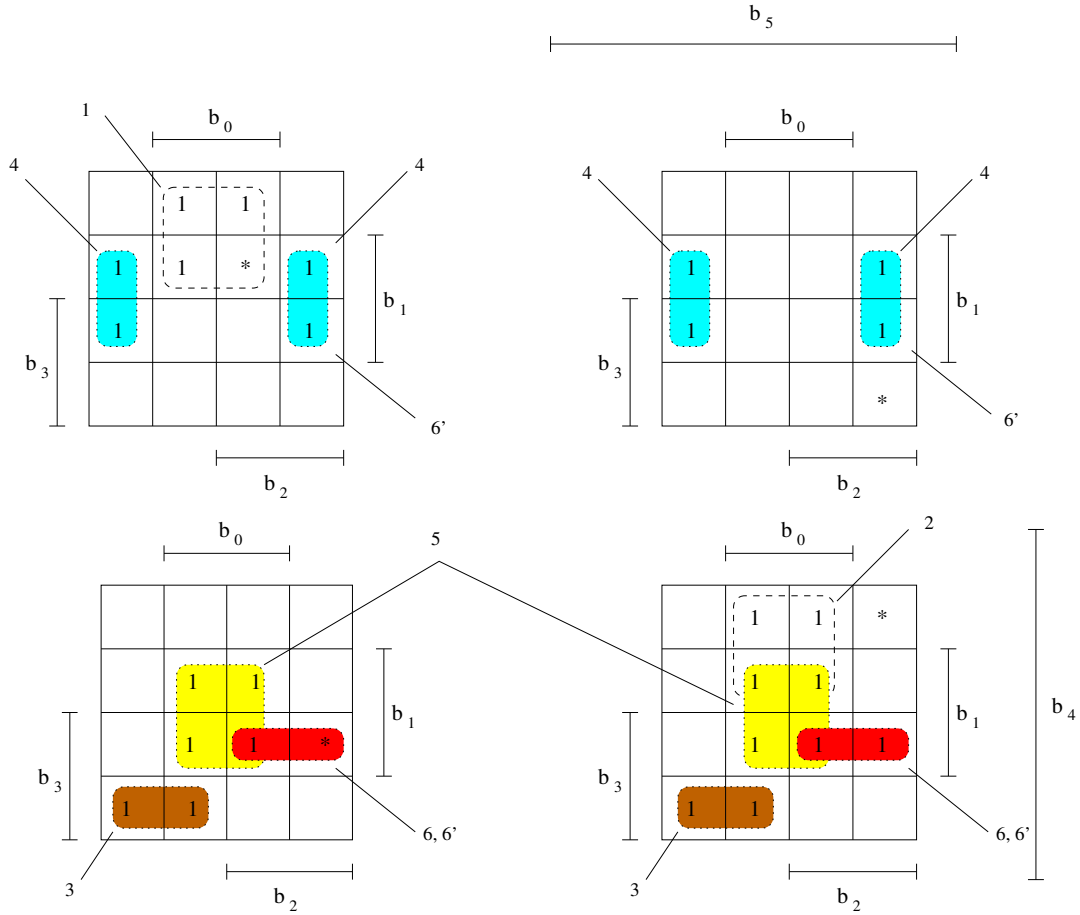


**Lösung 5.1**



Man findet

$$y = \underbrace{\bar{b}_5 \bar{b}_4 \bar{b}_3 b_0}_1 \vee \underbrace{b_5 b_4 \bar{b}_3 b_0}_2 \vee \underbrace{b_4 b_3 \bar{b}_2 \bar{b}_1}_3 \vee \underbrace{\bar{b}_4 b_1 \bar{b}_0}_4 \vee \underbrace{b_4 b_1 b_0}_5 \vee \underbrace{b_4 b_3 b_2 b_1}_6$$

Alternativ ist es auch möglich, die vier mit 6' bezeichneten Felder (nicht Schleifen!) zu einer Schleife zusammenzufassen, die die Schleife 6 ersetzt. Man erhält dann:

$$y = \underbrace{\bar{b}_5 \bar{b}_4 \bar{b}_3 b_0}_1 \vee \underbrace{b_5 b_4 \bar{b}_3 b_0}_2 \vee \underbrace{b_4 b_3 \bar{b}_2 \bar{b}_1}_3 \vee \underbrace{\bar{b}_4 b_1 \bar{b}_0}_4 \vee \underbrace{b_4 b_1 b_0}_5 \vee \underbrace{b_3 b_2 b_1 b_0}_{6'}$$

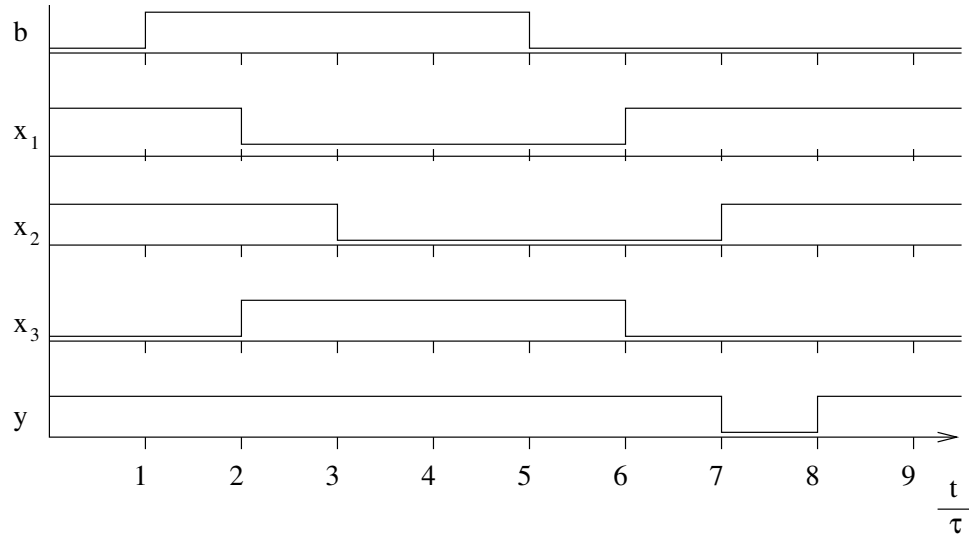
## Lösung 5.2

Funktionstabelle bei Vernachlässigung der Signallaufzeiten:

$b$	$x_1 = \bar{b}$	$x_2 = 1 \wedge x_1$	$x_3 = 1 \wedge b$	$y = x_2 \vee x_3$
0	1	1	0	1
1	0	0	1	1

a)  $y(t) = b(t - 2\tau) \vee \bar{b}(t - 3\tau)$

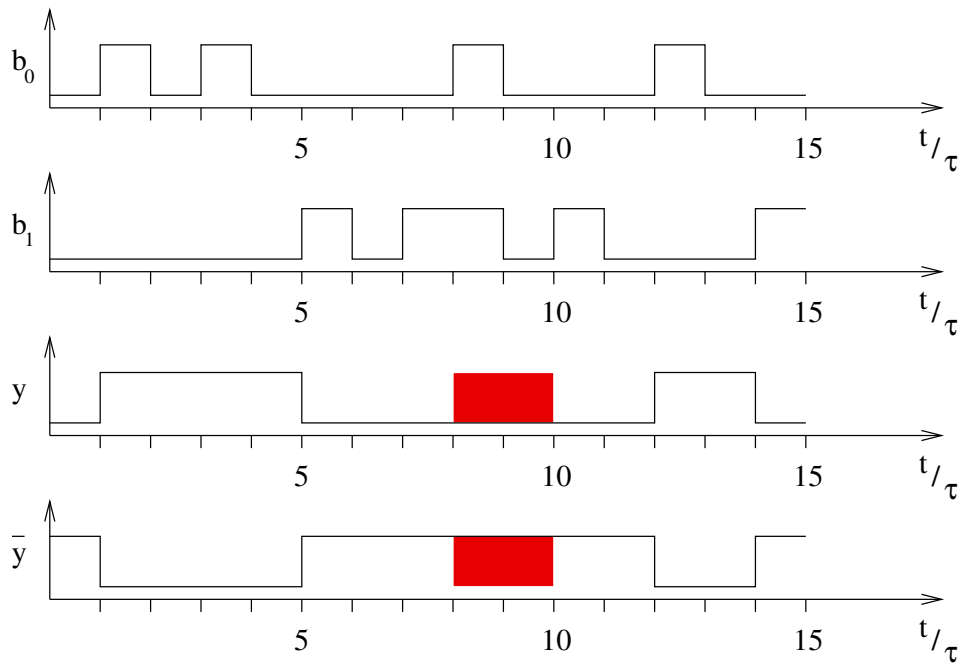
b) Impulsdiagramm:



c) Es handelt sich um einen statischen 0-Hazard, der am Ausgang  $y$  des Schaltnetzes auftritt.

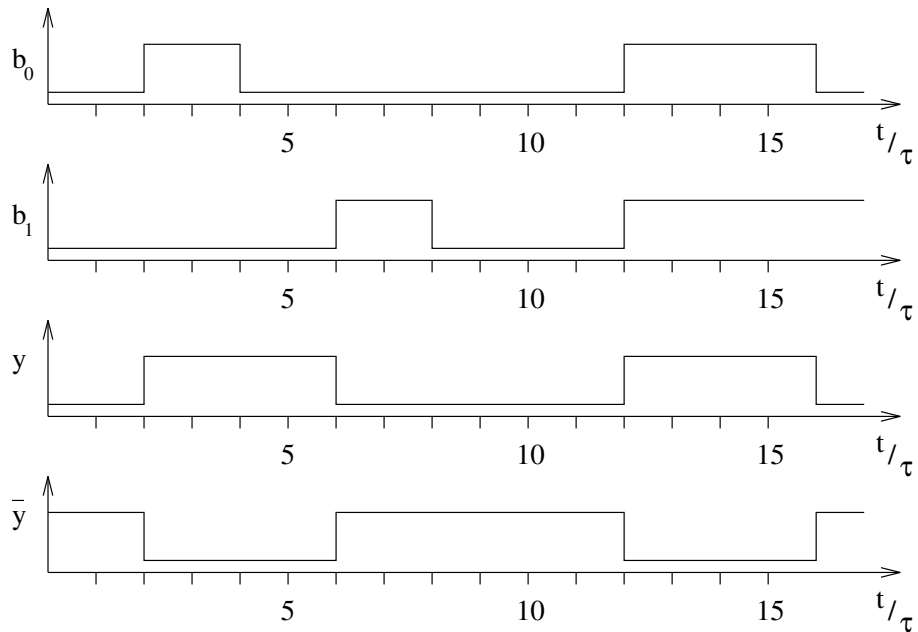
### Lösung 5.3

a)



Auf Grund der unzulässigen Beschaltung der Eingänge  $S$  und  $R$  im Zeitintervall  $[8 \leq t/\tau \leq 9]$  (beide Eingangssignale führen 1-Pegel) ist der genaue Zeitverlauf für  $[8 \leq t/\tau \leq 10]$  unbestimmt.

b)



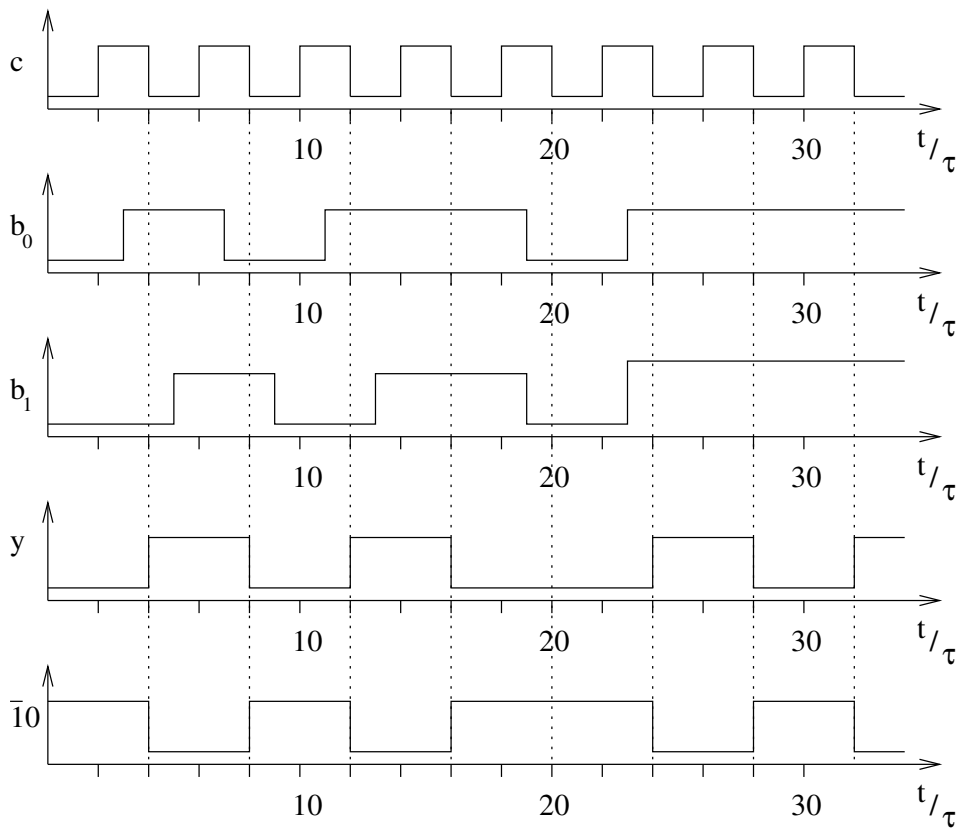
c) Durch die Beschaltung des Rücksetzeinganges  $R$  wird vermieden, dass die "verbotene" Eingangsbelegung  $S = R = 1$  auftritt.

### Lösung 5.4

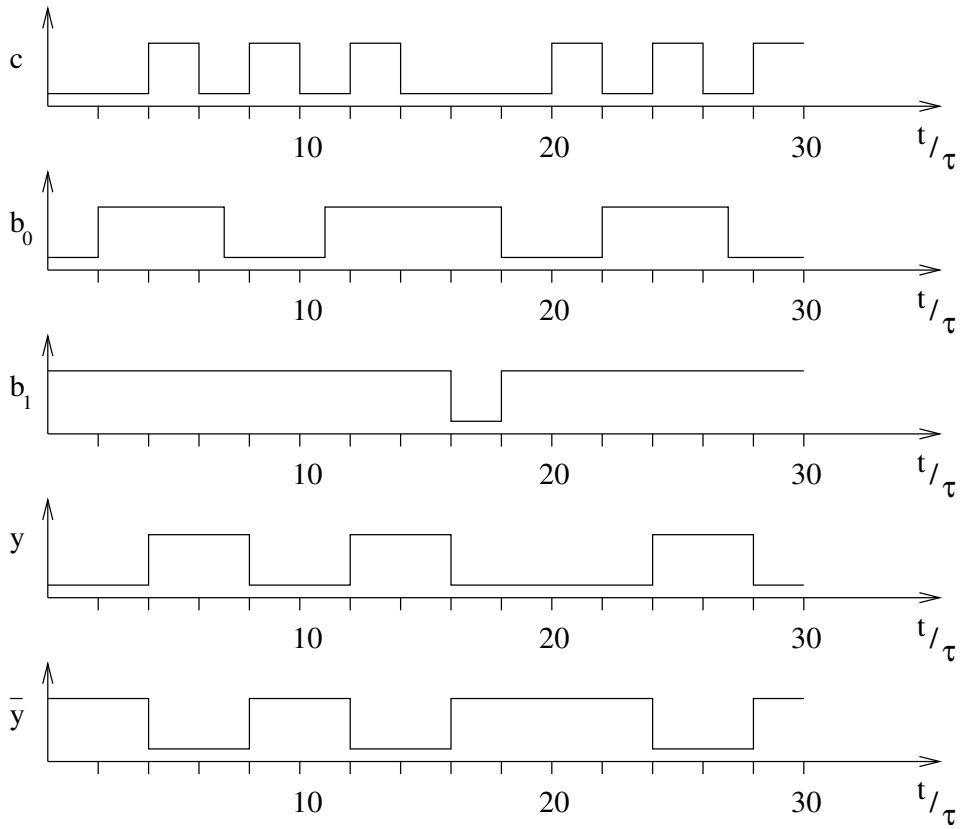
Übergangstabelle für JK-Flipflop:

$J$	$K$	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\overline{Q}_n$

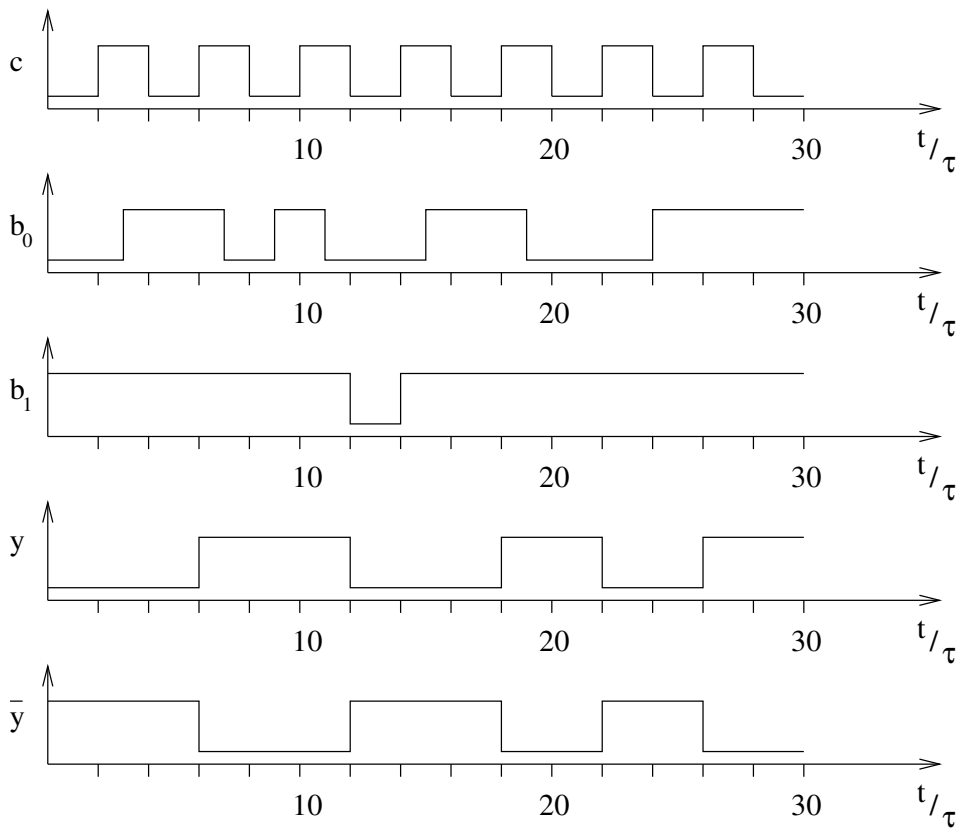
Impulsdiagramm:



**Lösung 5.5**



a)



b)

### Lösung 5.5

Die Funktionstabelle für das Schaltnetz(SN) ist:

$T$	$Q$	$D$
0	0	0
0	1	1
1	0	1
1	1	0

Also ist  $D = T \oplus Q$ . Die Zustandsbits  $z_n$  wechseln beim Zählen im Dualsystem immer gerade dann, wenn alle niederwertigeren Zustandsbits gleich 1 sind. Also gilt:

$$\begin{aligned}
 D_0 &= C_e \oplus z_0 \\
 D_1 &= C_e z_0 \oplus z_1 \\
 D_2 &= C_e z_0 z_1 \oplus z_2 \\
 D_3 &= C_e z_0 z_1 z_2 \oplus z_3
 \end{aligned}$$

Möglicher Schaltplan:

