

Proseminar 18.057

Mikroprozessoren

Norman Hendrich
 Universität Hamburg, Fachbereich Informatik
 Vogt-Kölln-Str. 30, D 22527 Hamburg, F314

tech-www.informatik.uni-hamburg.de/lehre/ss2001/ps-mikroprozessoren

PS Mikroprozessoren | SS 2001 | 18.057

Themen, Termine

	04.04	Vorbesprechung, Vergabe der Referate
1	11.04	Performance / Benchmarking
2	18.04	x86 Grundlagen
3	25.04	x86 Assemblerprogrammierung
4	02.05	x86 I/O, Interrupts, Protection
5	09.05	x86 superskalare Ausführung, x86-64
6	16.05	ARM Prozessorfamilie
7	23.05	Crosscompiler: GNU Toolchain
8	30.05	Systemsimulation: Palm OS Emulator / xcopilot
9	13.06	Emulation: FPGA, Excalibur
10	20.06	Signalprozessoren
11	27.06	VLIW, Media processors: MAJC, Trimedia
12	04.07	low-cost Internet (PIC)
13	13.07	Chipkarten, smart cards

PS Mikroprozessoren | SS 2001 | 18.057

Literatur:

D.A.Patterson & J.L.Hennessy:
 computer organization & design, the hardware/software interface
 Morgan Kaufmann, 1998 (2nd Ed.), 1-55860-491-X



A.S.Tanenbaum: structured computer organization
 Prentice Hall, 1999 (4th Ed.), 0-13-020435-8



S. Furber: ARM system-on-chip architecture
 Addison Wesley, 0-201-67519-6

Skripte T1/T2/T3/T4

GNU Dokumentation: gcc.gnu.org bzw. www.redhat.com/embedded

Datenbücher, z.B. developer.intel.com, www.amd.com, www.motorola.com

Palm OS Emulator, ...

PS Mikroprozessoren | SS 2001 | 18.057

Proseminar: mehrere Lernziele

Inhalt / Thema des Proseminars

- Mikroprozessoren
- Systementwurf - SW für eingebettete Systeme

33%

Thema erarbeiten:

- Literatur lesen und verstehen (englisch!)
- weitere Literatur suchen und sichten
- umfangreiches Thema zusammenfassen
- Folien und Ausarbeitung erstellen
- dabei selbständiges Arbeiten, evtl. Gruppenarbeit

33%

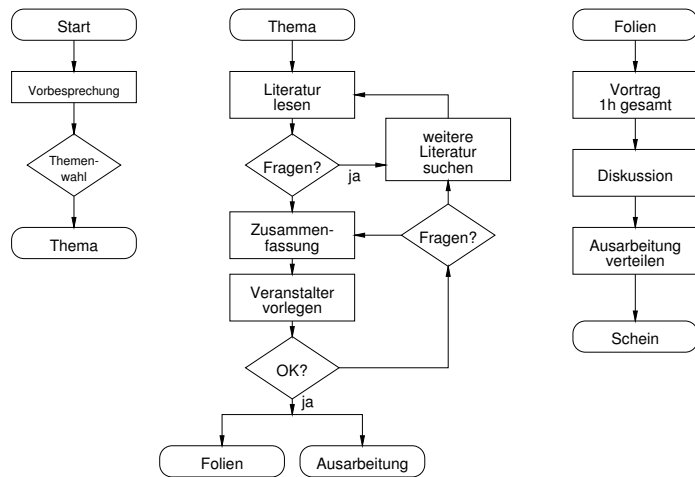
Vortrag:

- Vortrag halten, Lampenfieber überwinden
- Diskussion

33%

PS Mikroprozessoren | SS 2001 | 18.057

Proseminar-Algorithmus



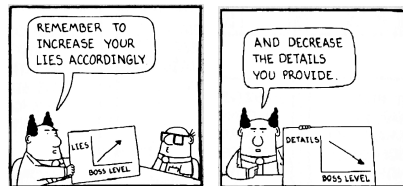
PS Mikroprozessoren | SS 2001 | 18.057

Vortrag:

- Tafel und Kreide
- Overhead-Folien
- Powerpoint & Co

Faustregeln:

- 2 .. 3 Minuten pro Folie
=> etwa 20 .. 30 Folien / Stunde Vortrag
- grosse Schrift (>20pt), Querformat
- nicht nur Schlagworte ("Powerpoint-Syndrom")
- sondern möglichst viele Diagramme / Abbildungen
- Backup-Folien bereithalten: Details zu erwarteten Fragen



PS Mikroprozessoren | SS 2001 | 18.057

Vorfürhungen, Beamer:

Beamer für Powerpoint & Co:

- im Prinzip möglich
- B201, F334: fest installiert, sonst im RZ anmelden
- rechtzeitig (zwei Wochen vorher) beim Betreuer anfragen
- lohnt für Animationen, Programmdemos, Medienwiedergabe
- ca. 30 Min für Aufbau / Abbauen einplanen
- eigenes Notebook mitbringen
- PC und Macintosh unterstützt
- Beamer verfügen über (mono) Lautsprecher
- Ausarbeitung in jedem Fall notwendig

PS Mikroprozessoren | SS 2001 | 18.057

Ausarbeitung:

wissenschaftliches Schreiben üben:

- als Text ausformulieren
- mit Gliederung und Literaturhinweisen
- Umfang ca. 4-8 Seiten
- möglichst schon beim Vortrag verteilen
- portable Dateiformate:
PDF, Postscript (Druckertreiber: Apple Laserwriter II), HTML
aber keine "write-only" Formate wie Word
- einfache Folienkopien nur im (begründeten) Notfall
- Literaturliste der Bibliothek:
"Studieren Lernen Arbeiten"

PS Mikroprozessoren | SS 2001 | 18.057

Mikroprozessoren:

- riesige Vielfalt von Prozessoren
- zunehmend Spezial- μ Ps
- Universalprozessoren
 - so schnell wie möglich:
PC, Workstations
Server
 - so schnell wie nötig:
eingebettete Systeme
low power
- Medienverarbeitung (DVD, MP3)
- Signalprozessoren (Modem, Handy)
- 4/8/16-bit Microcontroller



Pentium, Athlon, ...
Alpha, S/390 G6, Itanium, ...

ARM, MIPS, 68k, ...
..., Crusoe, ...

MMX, TriMedia, MAJC, ...
DSP56K, ...
8051, PIC, 68332, ...

Mikroprozessoren: Performance 03/2001

SPEC CPU2000 Benchmarks (baseline):	SPECint	SPECfp
AMD Athlon 1.2 GHz	443	387
Intel Pentium-III 1.0 GHz (VC820)	407	284
Intel Pentium-IV 1.5 GHz (VC850)	524	549
Compaq Alphaserver 833 MHz	518	590
HP 9000 j6000	417	433
Sun Blade 900 MHz	438	482

- keine offiziellen Werte für PowerPC
- alle anderen RISC weit abgeschlagen
- Programme beanspruchen L1/L2-Cache + Hauptspeicher
- gleicher Speicher: sehr ähnliche Werte

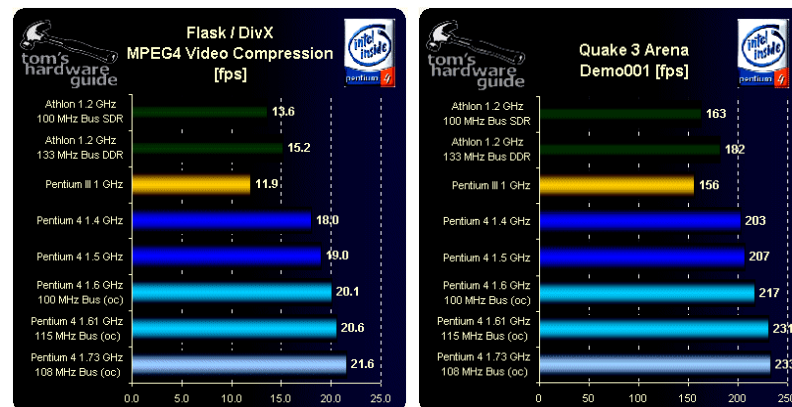
[www.spec.org/osg/cpu2000, Stand 03/2001]

Mikroprozessoren: x86-Evolution ...

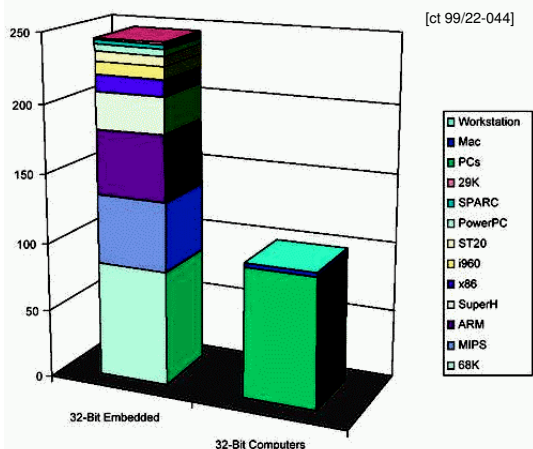
Intel Processor	Date of Product Introduction	Performance in MIPs ¹	Max. CPU Frequency at Introduction	No. of Transistors on the Die	Main CPU Register Size ²	Extern. Data Bus Size ²	Max. Extern. Addr. Space	Caches in CPU Package ³
8086	1978	0.8	8 MHz	29 K	16	16	1 MB	None
Intel 286	1982	2.7	12.5 MHz	134 K	16	16	16 MB	Note 3
Intel386™ DX	1985	6.0	20 MHz	275 K	32	32	4 GB	Note 3
Intel486™ DX	1989	20	25 MHz	1.2 M	32	32	4 GB	8KB L1
Pentium®	1993	100	60 MHz	3.1 M	32	64	4 GB	16KB L1
Pentium® Pro	1995	440	200 MHz	5.5 M	32	64	64 GB	16KB L1; 256KB or 512KB L2
Pentium II®	1997	466	266	7 M	32	64	64 GB	32KB L1; 256KB or 512KB L2
Pentium® III	1999	1000	500	8.2 M	32 GP 128 SIMD-FP	64	64 GB	32KB L1; 512KB L2

[Intel P-III databook]

Benchmarks: DivX / Quake



Mikroprozessoren: 32-bit Markt '99



- pro Jahr (1999): 250 Mio. 32-bit μ Ps, plus ca. 100M in PCs
- zusätzlich ca. 5 Mrd. 4/8/16-bit Microcontroller

PS Mikroprozessoren | SS 2001 | 18.057

Prozessoren in "embedded systems"



Prozessor	4 .. 32 bit	8 bit	-	16 .. 32 bit	16 bit	32 bit	32 bit	8 .. 64 bit	..32 bit
Speicher	1K .. 1M	< 8K	< 1K	1 .. 64M	?	< 128 M	8 .. 64M	1 K .. 10 M	< 64 M
ASICs	1 uC	1 uC	1 ASIC	1 uP ASIP	DSPs	1 uP, 3 DSP	1 uP, DSP	~ 100 uC, uP, DSP	uP, ASIP
Netzwerk	cardIO	-	RS232	diverse	GSM	MIDI	V.90	CAN,...	I2C,...
Echtzeit	nein	nein	soft	soft	hard	soft	hard	hard	hard
Safety	keine	mittel	keine	gering	gering	gering	gering	hoch	hoch

- => riesiges Spektrum: 4 bit .. 64 bit Prozessoren, DSPs, digitale/analoge ASICs, ...
- => Sensoren/Aktoren: Tasten, Displays, Druck, Temperatur, Antennen, CCD, ...
- => Echtzeit-, Sicherheits-, Zuverlässigkeitsanforderungen

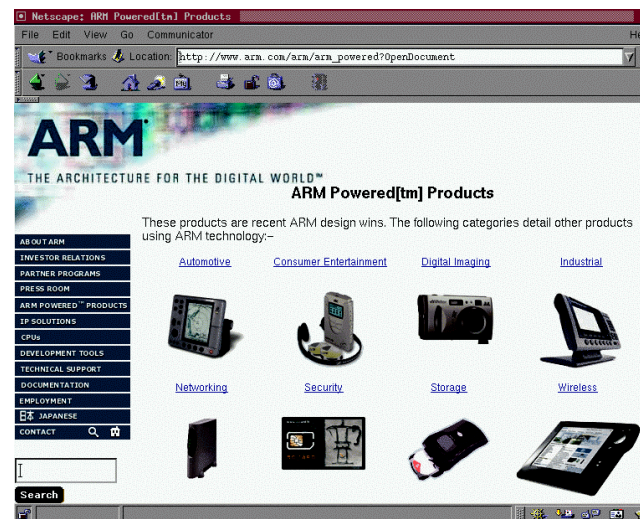
PS Mikroprozessoren | SS 2001 | 18.057

Mikroprozessoren: "embedded systems"



PS Mikroprozessoren | SS 2001 | 18.057

ARM: aktuelle Produkte im März 2001



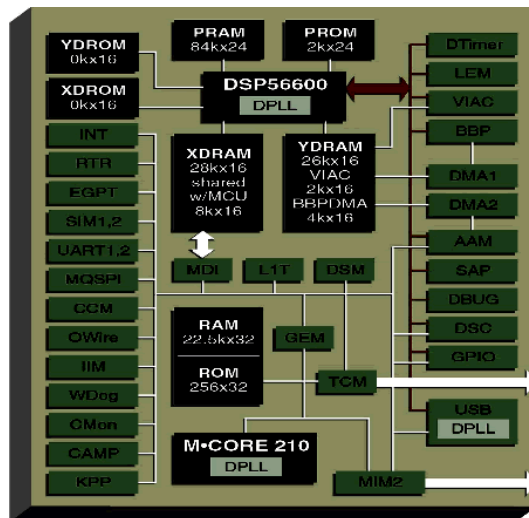
PS Mikroprozessoren | SS 2001 | 18.057

ARM

- Marktführer für 32-bit Mikroprozessoren / Mikrocontroller
- derzeit ca. 60% Marktanteil: vor MIPS (30%) und anderen
- einzige relevante europäische Prozessorfirma
www.arm.com
- "fabless" keine eigenen Fabriken
- "IP" Lizenzierung der Prozessoren als "intellectual property"
- "cores" fertige Designs für Integration in Chips
- "ARM" 32-bit RISC, besonders einfacher Befehlssatz
- "Thumb" kompakter Befehlssatz für minimale Codegröße
- "Jazelle" neuartiger Java-Befehlssatz
- "AMBA" einfaches aber effizientes on-chip Bussystem

PS Mikroprozessoren | SS 2001 | 18.057

System on a Chip: Motorola DSP56690

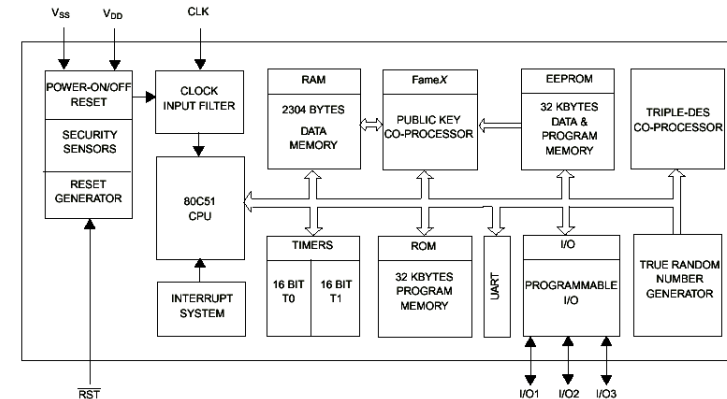


single-chip:

- 16-bit DSP
- 32-bit M-CORE
- RAM
- ROM
- diverse I/O
- low-power

PS Mikroprozessoren | SS 2001 | 18.057

System on a Chip: P8WE5032



- 8-bit μ Controller mit "Krypto"-Koprozessor
- typ. Prozessor für "secure smartcards"
- 7 Pins

PS Mikroprozessoren | SS 2001 | 18.057

Systementwurf

gutes Gesamtsystem erfordert:

- leistungsfähige Hardware und Software
- konkurrenzfähige Preise
- rechtzeitige Fertigstellung ("time to market")
- HW: zunehmend 32-bit Prozessoren plus ASICs
- SW: GUI, Echtzeit, Vernetzung, Sicherheit, ...

=> wichtige Aufgabe für die Informatik

- Entwurfsmethoden für eingebettete Systeme
- HW/SW-Codesign
- "system on a chip" Entwurfsmethoden
- Systemsimulation / Emulation

PS Mikroprozessoren | SS 2001 | 18.057

Systementwurf: Cross-Compiler

Softwareentwicklung für "eingebettete Systeme":

- Zielsystem "zu klein" für Entwicklungsumgebung
- keine geeignete Peripherie

=> Entwicklung auf PC / Workstation

- gewohnte Umgebung mit GUI, Editor, Compiler, Tools, ...
- Coderstellung mit Cross-Compiler
- Simulation eines Systemmodells
- Emulation mit FPGA-Prototypen
- schließlich Test an echten Prototypen

PS Mikroprozessoren | SS 2001 | 18.057

Softwareentwicklung: Beispiel POSE



Geräte "zu klein" für Compiler&Tools
externe Softwareentwicklung

- Cross-Compiler
- System-Simulation
- Emulation, inkl. GUI und OS
- Remote-Debugging

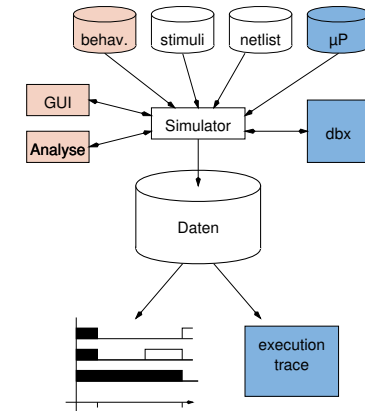
<http://www.palmos.com/dev/tech/tools/emulator/>

PS Mikroprozessoren | SS 2001 | 18.057

Systementwurf: Co-Simulation

System-Simulation mit Prozessormodellen:

- Verhaltensmodelle
- Strukturmodelle
- Modelle der Systemumgebung
- Prozessormodelle mit Speicher
- statische und prozedurale Stimuli
- embedded Software
- interaktiv oder batch-mode
- Analyse direkt oder post-mortem
- inklusive Software-Debugger
- für komplexe Aufgaben erforderlich
- extreme Datenmengen



PS Mikroprozessoren | SS 2001 | 18.057

Systementwurf: Emulation



=> FPGA-basierte Prototypen: "Emulatoren"

- erlaubt Test von HW und SW, z.B. Booten von Windows
- typische Taktraten 1 .. 30 MHz
- voller Test aller Funktionen (außer Echtzeit)

PS Mikroprozessoren | SS 2001 | 18.057

Moore's Law

- Planarprozeß ist massiv parallel
 - Kosten fast unabhängig von der Anzahl einzelner Elemente
- => Moore's Law: exponentieller Anstieg des Integrationsgrades
- mehr Funktionen bei gleichen Kosten (gleiche Chipfläche)
 - oder gleiche Funktion bei geringeren Kosten
 - rein wirtschaftlich bedingt
 - solange, bis Kapitalkosten für neue Technologie zu hoch

Verbesserungen durch: (relativer Anteil)

- feinere Lithographie (50%)
- verbesserte Transistoren / Strukturen (25%)
- bessere Rechnerarchitektur (25%)

Moore's Law: Lithographie, Hochintegration

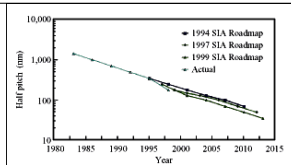


Figure 1

Historical and future trends of lithographic resolution capability. Here, half pitch is the minimum size of lithographic features on a chip. (SIA—Semiconductor Industry Association.)

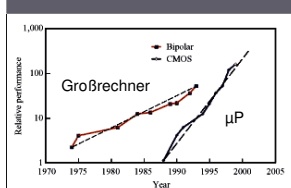


Figure 6

Historical and future server performance trends using bipolar and CMOS circuits. The straight lines represent the time-averaged exponential improvement in the performance of the technology.

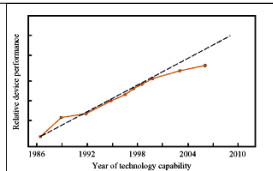


Figure 2

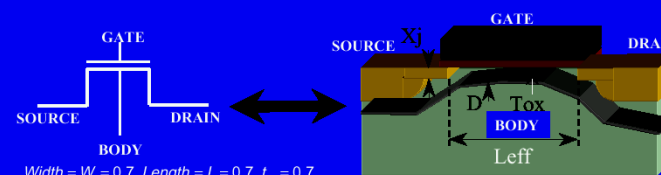
Comparison of performance for devices produced in successive technology generations vs. the year in which each technology generation first reached capability for volume production. Circles and the yellow curve represent historical and expected future behavior. The straight line represents an exponential growth rate as predicted from Moore's law. Circuit effects such as loading are not considered in this measurement of relative performance.

- exponentielles Wachstum
- seit 1970, bis > 2015
- seit 1996 CMOS besser als ECL
- zunehmend Abwärmeproblem

[IBM JRD&D 44-3, 2000]

Moore's Law: Transistor-Skalierung

As the technology scales...



Width = $W = 0.7$, Length = $L = 0.7$, $t_{ox} = 0.7$

1. Dimensions reduce 30%, this is good

$$\text{Area Cap} = C_a = \frac{0.7 \times 0.7}{0.7} = 0.7,$$

$$\text{Fringing Cap} = C_f = 0.7,$$

$$\text{Total Cap} = C = 0.7$$

2. Capacitance on a node reduces by 30%, this is good

$$\text{Die Area} = X \times Y = 0.7 \times 0.7 = 0.7^2$$

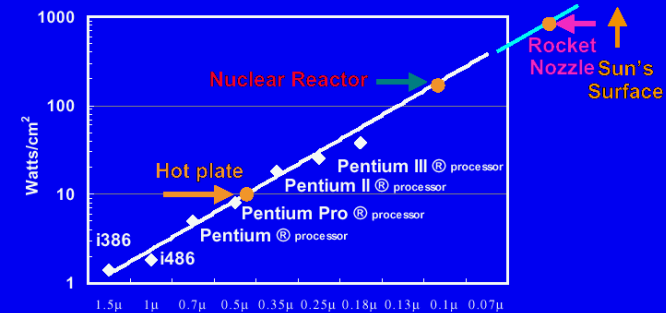
3. Transistor density (integration) doubles, this is good

$$\frac{\text{Cap}}{\text{Area}} = \frac{0.7}{0.7 \times 0.7} = \frac{1}{0.7}$$

4. Capacitance per unit area increases 43%, this is not good

Moore's Law: Leistungsverbrauch

Power density continues to get worse



Surpassed hot-plate power density in 0.5µ

Not too long to reach nuclear reactor

[Intel µPF 99]