

## Aufgabenblatt 9

Ausgabe 03/01/2011, Abgabe bis 10/01/2011 12:00

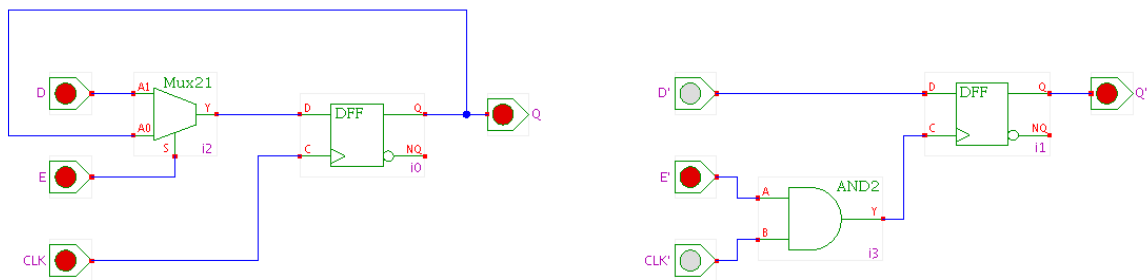
Name(n):

Matrikelnummer(n):

Übungsgruppe:

### Aufgabe 9.1 Flipflop mit Enable (10+5+10 Punkte)

Wir betrachten die beiden folgenden Schaltungen mit jeweils einem vorderflankengesteuerten D-Flipflop: (A) Flipflop mit Multiplexer (B) Taktausblendung:



a) Ermitteln Sie für beide Schaltungen die Flusstafel (mit dem Ausgangszustand  $Q^+$  als Funktion des aktuellen Zustands  $Q$  und der Eingangswerte an den Eingängen  $D$ ,  $E$ , und  $CLK$ ). Verwenden Sie ggf. einen Pfeil nach oben als Symbol für eine Taktflanke:

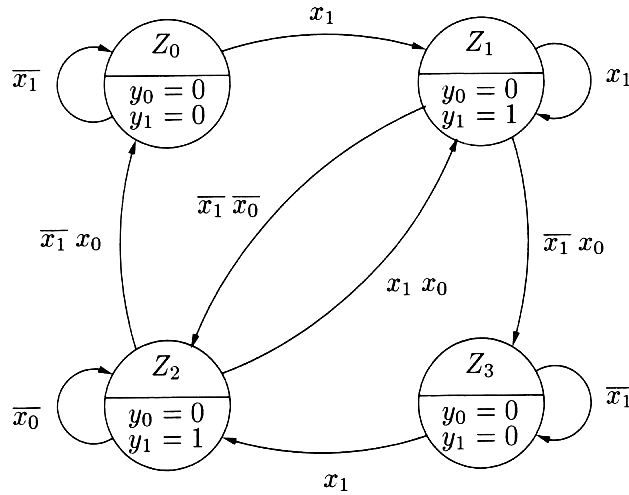
$D$	$E$	$CLK$	$Q^+$
0	0	0	$Q$
		↑	

b) Wofür wird man diese Schaltungen einsetzen?

c) Wie in a) ermittelt, ist die Funktion der beiden Schaltungen sehr ähnlich. Überlegen Sie sich einige Vorteile der Schaltung (B) gegenüber (A) und nennen Sie den Hauptnachteil, der den Einsatz von (B) in vielen Fällen verhindert.

### Aufgabe 9.2 Schaltwerk-Analyse (10+10+10 Punkte)

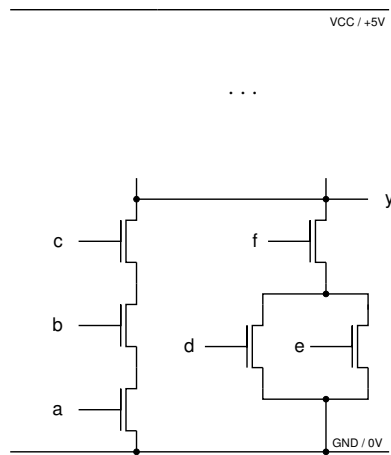
Wir betrachten das Zustandsdiagramm eines Moore-Schaltwerks mit Eingängen  $X = (x_0, x_1)$  und Ausgaben  $Y = (y_0, y_1)$  sowie vier Zuständen  $\{Z_0, Z_1, Z_2, Z_3\}$ . Wir codieren die Zustände binär mit zwei Bits, also  $Z = (z_1, z_0)$  und damit  $Z_0 = (0, 0)$ ,  $Z_1 = (0, 1)$ ,  $Z_2 = (1, 0)$ ,  $Z_3 = (1, 1)$ :



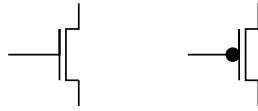
- a) Ermitteln Sie aus dem Zustandsdiagramm die zugehörigen Gleichungen für die Übergangsfunktion  $\delta$  zur Berechnung des Folgezustands  $Z^+$  aus aktuellem Zustand  $Z$  und den Eingabewerten  $X$ .  
Eine Lösungsmöglichkeit ist das Aufstellen der Flusstafel, alternativ das Aufstellen der Übergangs- und Ausgangstabellen und dann die Logikminimierung.
- b) Ermitteln Sie die zugehörigen Gleichungen für die Ausgangsfunktion  $\lambda$  zur Berechnung des Ausgangswerts  $Y$  als Funktion des aktuellen Zustands  $Z$ .
- c) Überprüfen Sie den Automaten auf Vollständigkeit (in jedem Zustand ist für jede Eingangsbelegung mindestens ein Übergang aktiv) und Widerspruchsfreiheit (in jedem Zustand ist für jede Eingangsbelegung höchstens ein Übergang aktiv).

**Aufgabe 9.3 CMOS-Complexgatter** (10+10+5 Punkte)

Das folgende unvollständige Schaltbild zeigt den „unteren“ Teil eines CMOS-Complexgatters, also alle Pfade mit den n-Kanal Transistoren. Die Pfade mit den p-Kanal Transistoren fehlen.



- a) Welche logische Funktion  $y$  der Eingangswerte  $\{a, b, c, d, e, f, g\}$  berechnet das Gatter?
- b) Ergänzen Sie das Schaltbild zum vollständigen Complexgatter. Verwenden Sie die vereinfachten Transistorsymbole für die n-Kanal und p-Kanal Transistoren:



c) Wie viele Transistoren benötigt das Komplexgatter insgesamt? Wie viele Transistoren würde demgegenüber die herkömmliche Realisierung aus mehreren Zwei-Input Gattern (AND, NAND, OR, NOR, NOT) benötigen?

Geben Sie den entsprechenden logischen Ausdruck an:

$y = \dots$

#### Aufgabe 9.4 Adressierung (4+4+4+4+4 Punkte)

Welcher Wert steht nach Ausführung der folgenden Befehle im Akkumulator einer 1-Adress-Maschine?

- a) LOAD IMMEDIATE 20
- b) LOAD DIRECT 20
- c) LOAD INDIRECT 20
- d) LOAD DIRECT 30
- e) LOAD INDIRECT 30

Der Hauptspeicher enthält jeweils diese Werte:

Adresse	Inhalt
20	70
30	60
40	50
50	40
60	80
70	10
80	20